

## 1 概述

本应用笔记介绍了如何使用 I.MXRT 系列 MCU 中的 FlexIO 模块来输出 PWM 以及 PFM 波。

FlexIO 是 I.MXRT 系列 MCU 上板载的一种外设. 它是一个非常灵活并且可以随意配置的模块，它不仅可以模拟出类似于 UART, I<sup>2</sup>C, SPI, I<sup>2</sup>S 等常用通信接口外，用户还可以使用它来输出 PWM 及 PFM。

FlexIO 作为一个独立的外设并不会用于取代 PWM 及 PFM 发生器，而是作为一个扩展以便在 MCU 资源不足时还能够满足额外的生成需求。

本应用笔记创建了一个基于 SDK 以及 I.MXRT 系列开发平台的简单的例程，以供用户熟悉如何使用 FlexIO 模块来输出 PWM 及 PFM。

## 2 示例平台

本应用笔记所讲述的例程使用的是 I.MXRT1010-EVK 开发板，此板如 [图 1](#) 所示。用户对例程稍作修改后就可以在 I.MXRT 系列的其他 EVK 板上运行。

### 目录

1 概述.....	1
2 示例平台.....	1
3 FlexIO 模块概述.....	2
4 使用 FlexIO 生成 PWM 和 PFM.....	3
5 运行例程.....	5
6 参考资料.....	7
A 示波器所抓波形.....	7



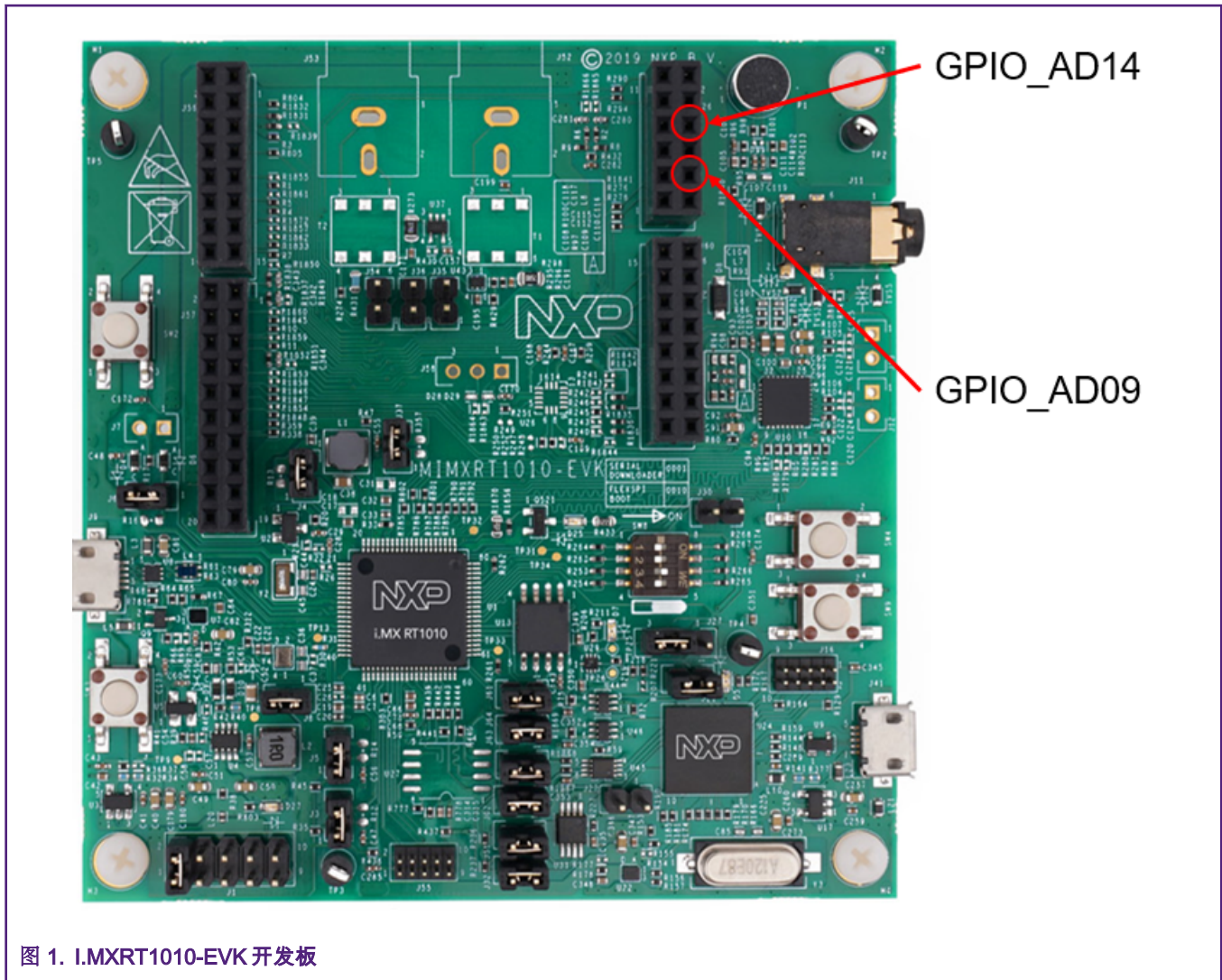


图 1. I.MXRT1010-EVK 开发板

在本例程中，FlexIO 生成的 PWM 波通过 FlexIO\_IO26 (GPIO\_AD14) 引脚输出，生成的 PFM 波通过 FlexIO\_IO21 (GPIO\_AD09) 引脚输出。

### 3 FlexIO 模块概述

I.MXRT1010 的 FlexIO 模块具有以下的一些特性：

- 多组 32 位的移位寄存器，具有发送、接收以及数据拟合等模式。
- 具有双重缓存区的移位寄存器支持连续的数据传输。
- 移位器可以串联以支持大数据量传输。
- 自动生成并插入起始位及停止位。
- 支持并行接口的 1, 2, 4, 8, 16 或 32 位的多位移位宽度。
- 中断，直接存储器存取或轮询的方式进行收发。
- 独立于总线时钟频率的可编程波特率，支持停止模式下的异步操作。
- 高度灵活的 16 位定时器，支持各种内部或外部触发器、复位、使能与失能方式。
- 可编程的逻辑模式，通过集成外部数字逻辑功能芯片或结合引脚/移位器/定时器功能，以产生复杂的输出。

- 支持当 CPU 进入失能各项系统控制功能模式下的可编程状态机，支持最多 8 个状态，8 个输出和每个状态 3 个可选择的输入。

图 2 为整个 FlexIO 模块的移位器定时器及引脚的结构图。

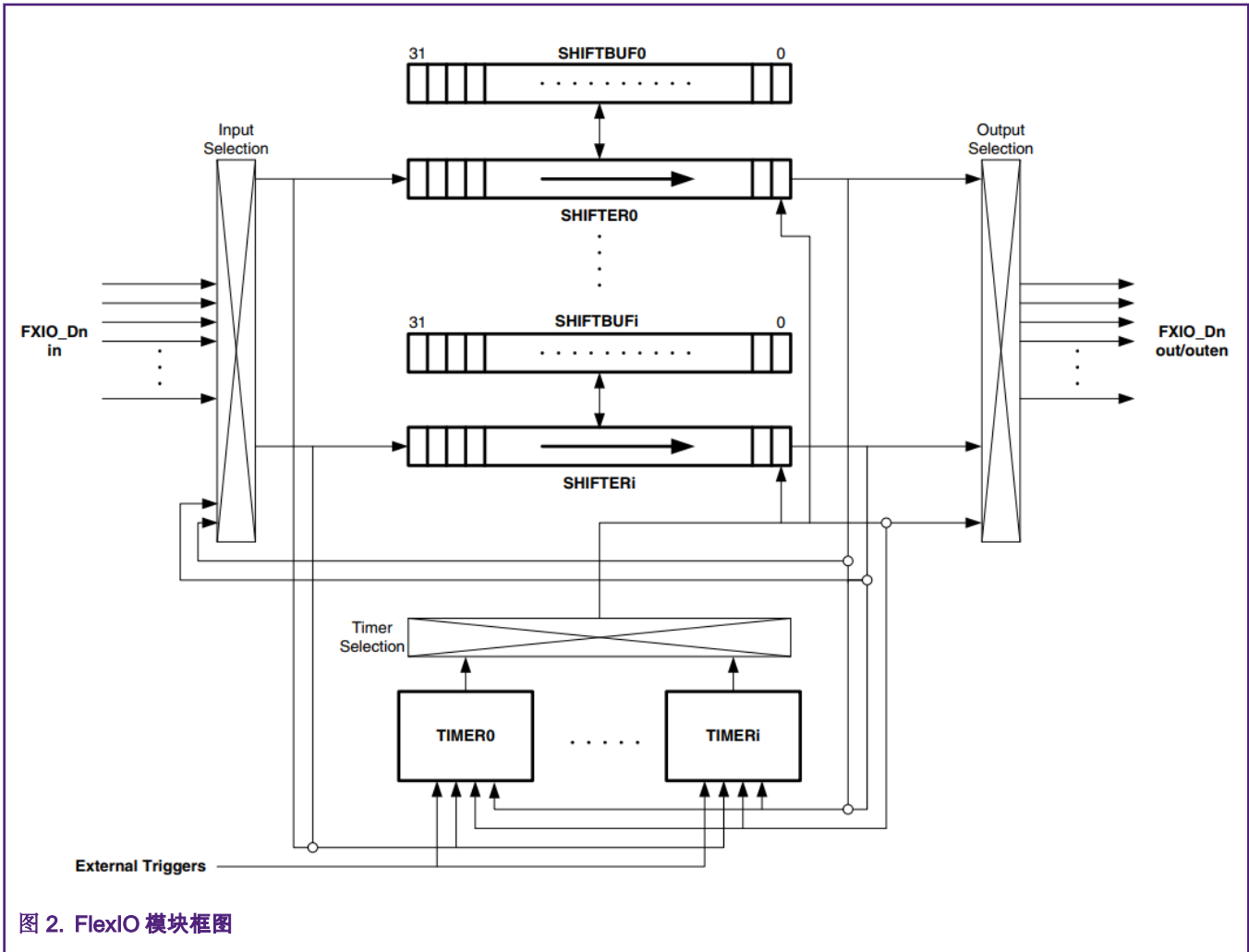


图 2. FlexIO 模块框图

I.MXRT 系列 MCU 的 FlexIO 模块所包含的资源不尽相同，用户可根据 FLEXIO\_PARAM 寄存器读取所用芯片 FlexIO 模块包含的移位器，定时器，引脚及触发器数量，本例程中所使用的 I.MXRT1010 芯片中包含 8 个寄存器，8 个定时器，32 个引脚以及两个外部触发器。（由于芯片设计引脚的限制，RT1010 的实际使用的 FlexIO 引脚只有 27 个）

## 4 使用 FlexIO 生成 PWM 和 PFM

为了生成 PWM 及 PFM 波，需要用到一下的一些资源：

- 两个定时器：一个用于生成 PWM，配置为 8-bit PWM 模式；一个用于生成 PFM，配置为 16-bit counter 模式。
- 两个引脚 - 配置为定时器输出，以输出 PWM 及 PFM 波。

图 3 所示为一个 FlexIO 定时器的框图。在本例程中，输出 PWM 及 PFM 只需要用到两个定时器连接到两个输出引脚。

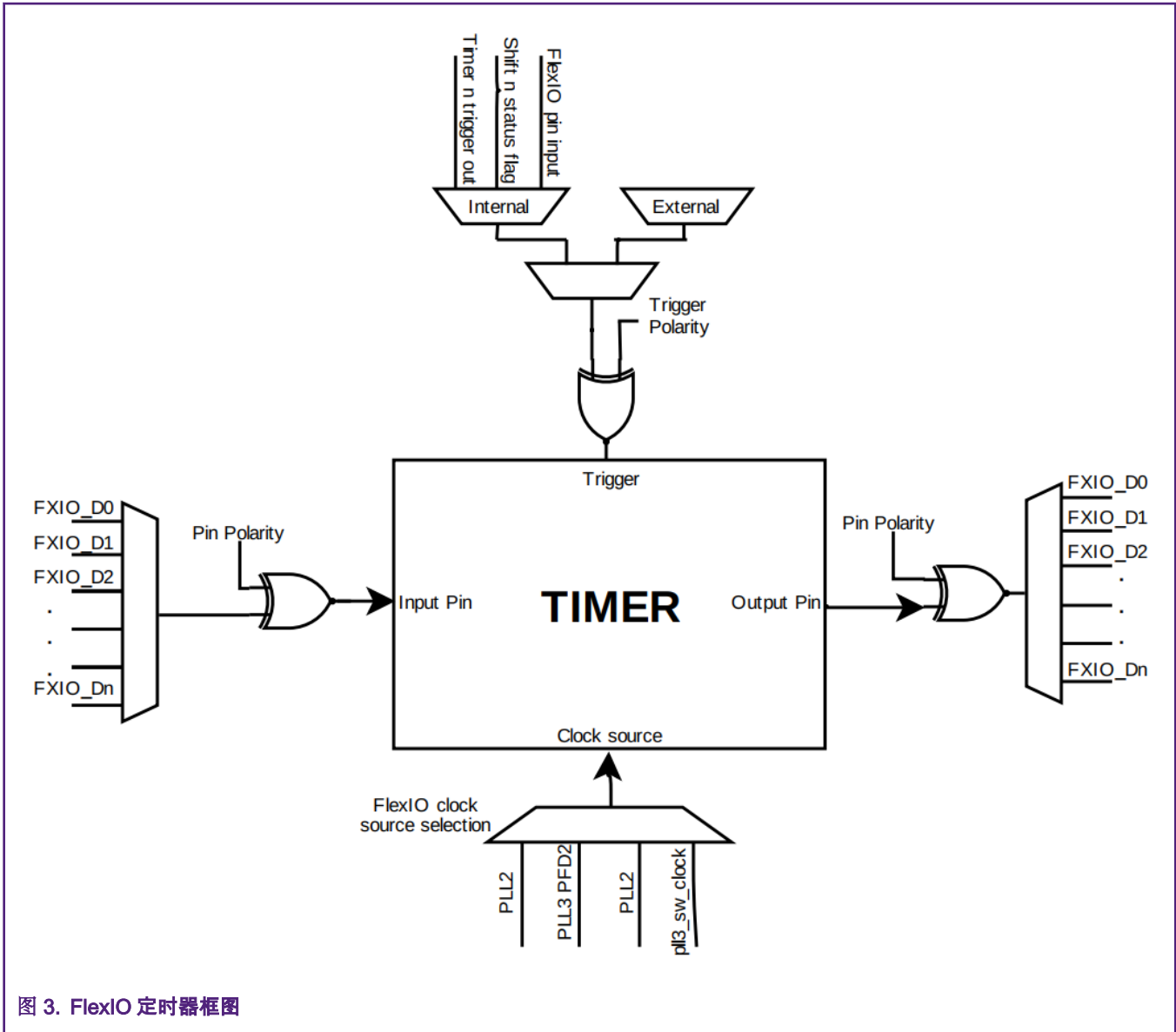


图 3. FlexIO 定时器框图

本例程中使用 FlexIO 的 Timer 0 来生成 PWM 波并通过 FlexIO\_D26 引脚输出，使用 Timer 1 来生成 PFM 波并通过 FlexIO\_D21 引脚输出。下面列出一些所用定时器的关键配置项：

- 定时器模式选择 (TIMCTLn[TIMOD])
  - 生成 PWM 波所使用的 Timer 0 需配置成 8-bit PWM high 模式。在此模式下，计数器及比较寄存器的低 8 位用于配置定时器输出保持高电平的时间，计数器及比较寄存器的高 8 位用于配置定时器输出保持低电平的时间。
  - 生成 PFM 波所使用的 Timer 1 需配置成 16-bit counter 模式。在此模式下，计数器及比较寄存器的整个 16 位位宽都用于配置波特率，而通过配置 FlexIO 的时钟源以及本设置后可以修改输出波形的频率。
- 定时器计数源选择 (TIMCFGn[TIMDEC])
  - 不论是生成 PWM 还是 PFM，都是选择 FlexIO clock (FLEXIO\_CLK<sup>[1]</sup>) 作为定时器的计数源。在此配置下，计数器在 FlexIO clock 的每个周期内都会自减。FlexIO clock 是一个可配置项，通过配置 CCM\_CSCMR2[FLEXIO1\_CLK\_SEL], CCM\_CS1CDR[FLEXIO1\_CLK\_PODF] and CCM\_CS1CDR[FLEXIO1\_CLK\_PRED] 寄存器可以修改 FlexIO clock 的频率，对于更加详细时钟配置请参考 RT1010 的参考手册 CCM 章节的内容。
- 定时器比较寄存器配置 (TIMCMPn[COMP])

- FlexIO 定时器的计数值记到零时会从比较寄存器中重新加载数据，对于 PWM，比较寄存器的低 8 位配置 PWM 高电平输出周期为(CMP[7:0] + 1)，高 8 位配置 PWM 低电平的输出周期为(CMP[15:8] + 1)。配置这个寄存器中的这两个值可以控制输出 PWM 波的占空比与频率。比较寄存器的值可以从下面的公式计算出来：

$$TIMCMPn[CMP] = (((FLEXIO_CLK / freq^{[2]} * (100-duty^{[3]} / 100-1) \ll 8) | ((FLEXIO_CLK / freq) * duty / 100 - 1)$$

- 对于 PFM 的配置，整个比较寄存器的 16 位都是用于计数器值的重置，PFM 波的频率可以由以下公式计算得到：

$$freq^{[4]} = FLEXIO_CLK / ((CMP + 1) * 2)$$

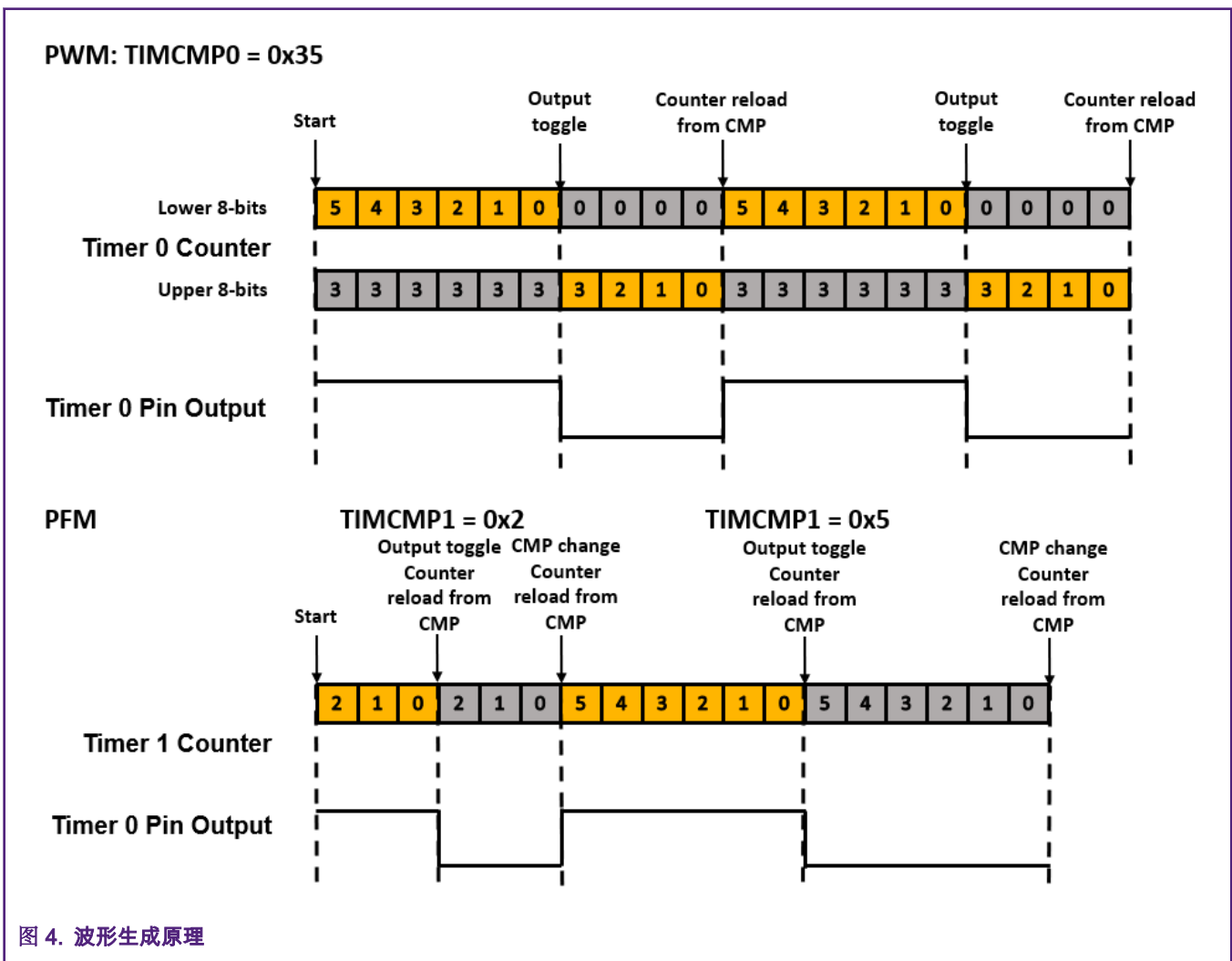
[1] FLEXIO\_CLK 是从 CCM 中输出的 FlexIO 的外设时钟。

[2] PWM 波的频率。

[3] PWM 波的占空比 (百分比表示)。

[4] PFM 波的频率。

图 4 展示了根据以上定时器的配置，FlexIO 是如何生成 PWM 及 PFM 波的。



## 5 运行例程

用户可以在 <http://www.nxp.com> 下载此应用笔记的配套例程。工程名为 *flexio\_pwm\_pfm*，编译下载运行此工程后，使用逻辑分析仪或示波器连接 RT1010 的 J26-4(FlexIO\_D21)及 J26-8(FlexIO\_D26)来抓取生成的 PWM 及 PFM 波。图 5 即为实物连接图。

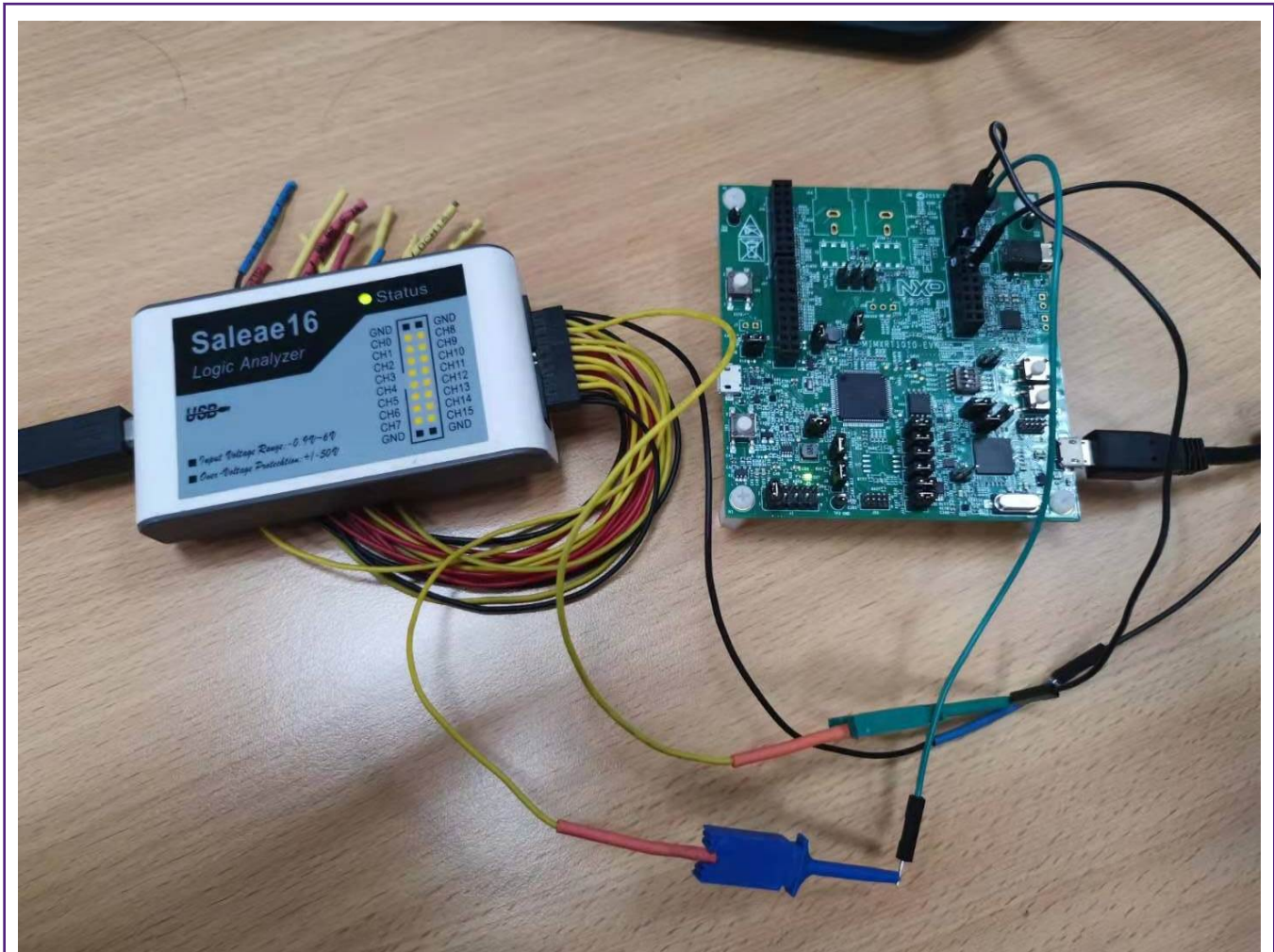


图 5. 实物连线图

逻辑分析仪所抓取的波形如图 6 所示。

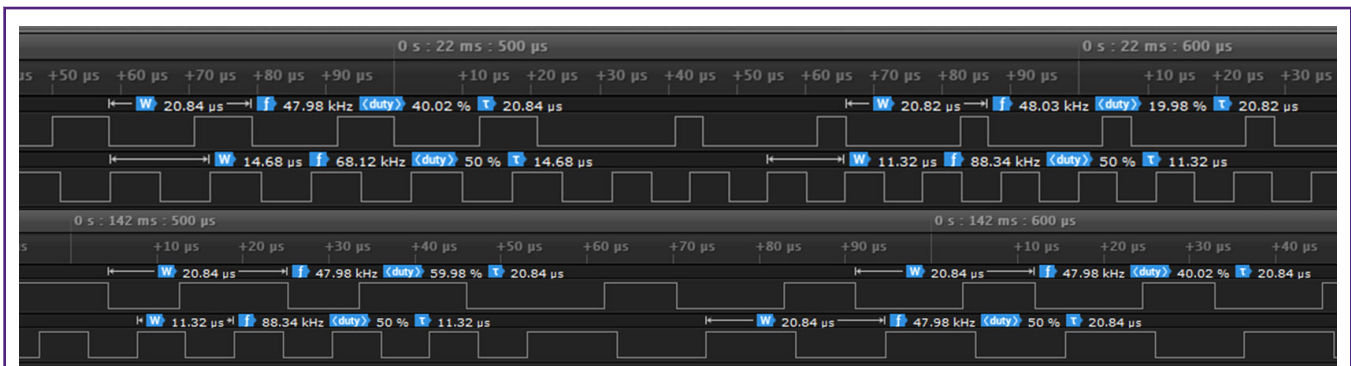


图 6. PWM 和 PFM 波

用户可以修改 `flexio_pwm_init()` 函数中的参数来修改 PWM 波的频率及占空比，并且可以使用 `flexio_pfm_configre()` 函数来修改 PFM 波的频率。用户可以在自己的工程中直接使用这些函数接口来配置 FlexIO 模拟输出 PWM 及 PFM 波。

相较于专门的 PWM 发生器，使用 FlexIO 模块模拟的 PWM 波存在一些不足。例如，FlexIO 模拟 PWM 波的频率受限于 FlexIO 的时钟频率及 IO 口的输出频率；模拟的 PWM 波只支持边沿对齐方式的 PWM，不支持中心对齐以及不对称方式的 PWM；并且模拟 PWM 波的方式也不支持死区及错误保护等高级功能。

## 6 参考资料

1. *IMX RT1010 Processor Reference Manual* (document I.MXRT1010RM)
2. *MCUXpresso SDK: Software Development Kit for NXP MCUs* <https://mcuxpresso.nxp.com/en/welcome>

### A 示波器所抓波形

图 7 是用示波器所观察到的波形。

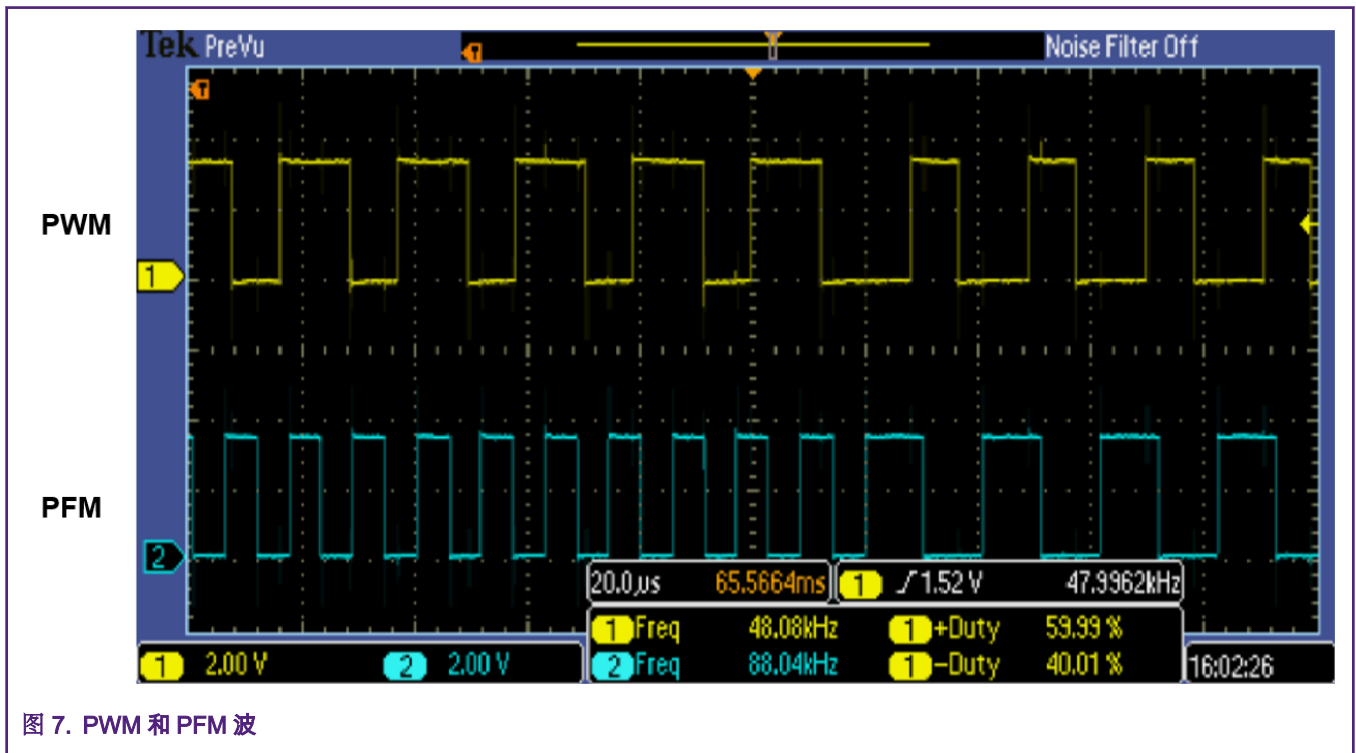


图 7. PWM 和 PFM 波

## How To Reach Us

### Home Page:

[nxp.com](http://nxp.com)

### Web Support:

[nxp.com/support](http://nxp.com/support)

Information in this document is provided solely to enable system and software implementers to use NXP products. There are no express or implied copyright licenses granted hereunder to design or fabricate any integrated circuits based on the information in this document. NXP reserves the right to make changes without further notice to any products herein.

NXP makes no warranty, representation, or guarantee regarding the suitability of its products for any particular purpose, nor does NXP assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters that may be provided in NXP data sheets and/or specifications can and do vary in different applications, and actual performance may vary over time. All operating parameters, including "typicals," must be validated for each customer application by customer's technical experts. NXP does not convey any license under its patent rights nor the rights of others. NXP sells products pursuant to standard terms and conditions of sale, which can be found at the following address: [nxp.com/SalesTermsandConditions](http://nxp.com/SalesTermsandConditions).

While NXP has implemented advanced security features, all products may be subject to unidentified vulnerabilities. Customers are responsible for the design and operation of their applications and products to reduce the effect of these vulnerabilities on customer's applications and products, and NXP accepts no liability for any vulnerability that is discovered. Customers should implement appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP, the NXP logo, NXP SECURE CONNECTIONS FOR A SMARTER WORLD, COOLFLUX, EMBRACE, GREENCHIP, HITAG, I2C BUS, ICODE, JCOP, LIFE VIBES, MIFARE, MIFARE CLASSIC, MIFARE DESFire, MIFARE PLUS, MIFARE FLEX, MANTIS, MIFARE ULTRALIGHT, MIFARE4MOBILE, MIGLO, NTAG, ROADLINK, SMARTLX, SMARTMX, STARPLUG, TOPFET, TRENCHMOS, UCODE, Freescale, the Freescale logo, Altivec, C-5, CodeTEST, CodeWarrior, ColdFire, ColdFire+, C-Ware, the Energy Efficient Solutions logo, Kinetis, Layerscape, MagniV, mobileGT, PEG, PowerQUICC, Processor Expert, QorIQ, QorIQ Qonverge, Ready Play, SafeAssure, the SafeAssure logo, StarCore, Symphony, VortiQa, Vybrid, Airfast, BeeKit, BeeStack, CoreNet, Flexis, MXC, Platform in a Package, QUICC Engine, SMARTMOS, Tower, TurboLink, UMEMS, EdgeScale, EdgeLock, eIQ, and Immersive3D are trademarks of NXP B.V. All other product or service names are the property of their respective owners. AMBA, Arm, Arm7, Arm7TDMI, Arm9, Arm11, Artisan, big.LITTLE, Cordio, CoreLink, CoreSight, Cortex, DesignStart, DynamIQ, Jazelle, Keil, Mali, Mbed, Mbed Enabled, NEON, POP, RealView, SecurCore, Socrates, Thumb, TrustZone, ULINK, ULINK2, ULINK-ME, ULINK-PLUS, ULINKpro, µVision, Versatile are trademarks or registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere. The related technology may be protected by any or all of patents, copyrights, designs and trade secrets. All rights reserved. Oracle and Java are registered trademarks of Oracle and/or its affiliates. The Power Architecture and Power.org word marks and the Power and Power.org logos and related marks are trademarks and service marks licensed by Power.org.

© NXP B.V. 2020.

All rights reserved.

For more information, please visit: <http://www.nxp.com>

For sales office addresses, please send an email to: [salesaddresses@nxp.com](mailto:salesaddresses@nxp.com)

Date of release: March 28 2020

Document identifier: AN12713

