

AN14413

i.MX 93x向け 電源IC PCA9451A Powering Guide

Rev. 1.0 – 10 September 2024

Application note

ドキュメント情報

| 情報 | コンテンツ |
|-------|--|
| キーワード | PCA9451A, i.MX93x, PMIC |
| 概要 | このアプリケーションノートでは、PCA9451Aを使用した周辺機器の電源接続に関する情報を提供します |



1 概要

PCA9451Aは、NXPのi.MX 93xアプリケーション・プロセッサ向けに設計された電源IC (PMIC: Power Management IC)です。このICは、i.MX 93xが必要とする電源電圧の供給、Power Up/Downシーケンスの実現、及び、全ての動作モードを実現するための制御を行います。さらにi.MX 93xに接続される周辺デバイスへの電源供給も可能なため、PCA9451A PMICは、i.MX 93xを使用するアプリケーションの電源設計を容易にします。

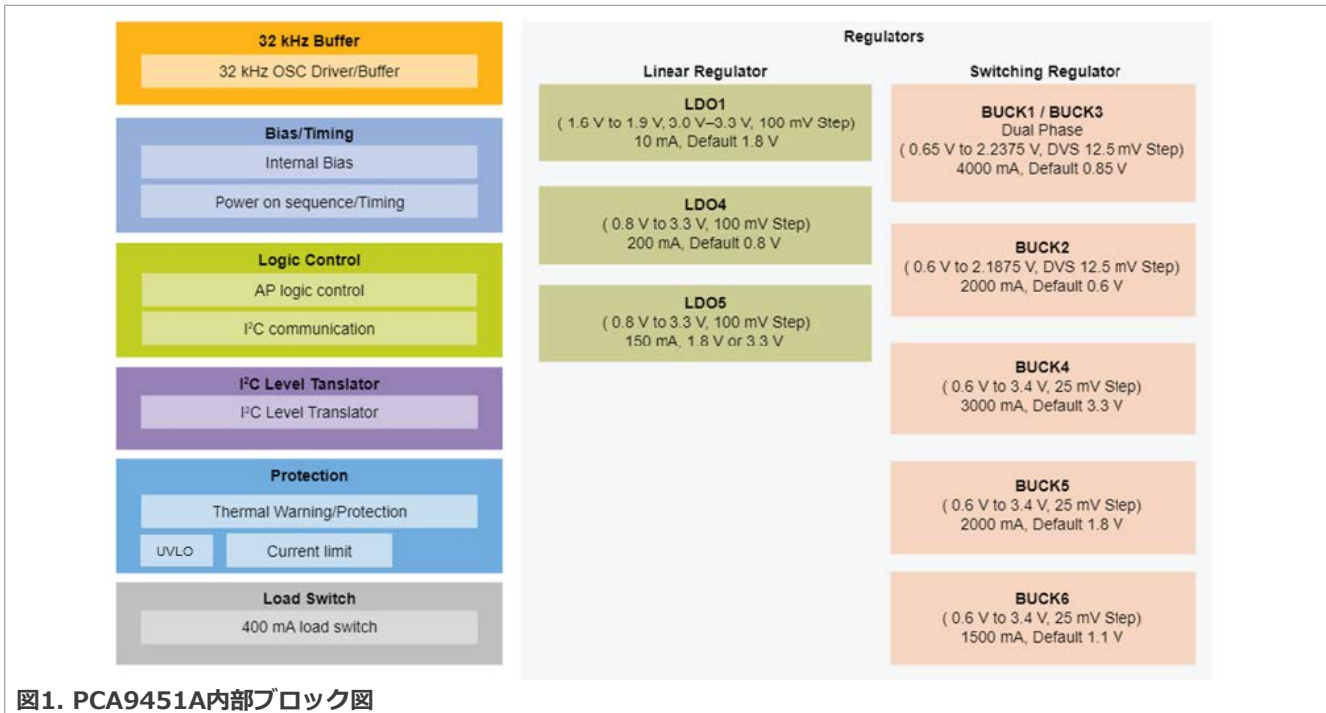


図1. PCA9451A内部ブロック図

1.1 特徴一覧

- i.MX 93xに最適化されたPMIC
 - i.MX 93xの全ての動作モードに対応
 - 電源電圧の供給及び要求されるPower Up/Downシーケンスに対応
- LPDDR4/4xメモリへの給電をサポート
- 6チャンネル降圧レギュレータ(BUCK1~6)
 - 2A降圧レギュレータ2チャンネル(BUCK1, 3)
 - BUCK1, 3はデュアル・フェイズ接続(連動して動作)により4A出力として対応可能
 - DVS機能¹搭載
 - 3A降圧レギュレータ 1チャンネル(BUCK4)
 - 2A降圧レギュレータ2チャンネル(BUCK2,5)
 - 1.5A降圧レギュレータ1チャンネル(BUCK6)
- 3チャンネルリアレギュレータ(LDO1,4,5)
 - i.MX 93x SNVS モード² IO電源用10mA LDO 1チャンネル(LDO1)
 - 200mA LDO 1チャンネル (LDO4)

1 DVS(Dynamic Voltage Scaling) : i.MX 93xの動作モードに合わせて、PCA9451Aの電源電圧を動的に変更する制御です。変更時の電圧Slew Rateも設定が可能です。

2 SNVS (Secure Non-Volatile Storage)モード : i.MX 93x で、内蔵のRTCと一部機能(ウェイクアップ等)のみ動作しているモード。PCA9451Aから i.MX 93xに対して、SNVS電源(NVCC_SNVS_1P8)のみに電源を供給している状態です。

- 150mA LDO 1チャンネル(LDO5)
- 400mAロードスイッチ 1チャンネル(Load SW)
- 保護機能及び監視機能搭載
 - 出力電圧監視及び過電流保護
 - 入力低電圧監視
 - 温度監視
- 32.768KHz水晶発振ドライバ搭載
- I2C通信インタフェース(Fast Plus Mode 最大 1MHz) : PCA9451A制御
- I2Cレベルトランスレータ搭載(1.8V to 3.3V or 5V)
- 温度範囲(Ta): - 40°C ~ +105°C
- HVQFN 56ピン : サイズ 7 x 7 x 0.4mm

2 ブロック図

図2にPCA9451Aのブロック図を示します。

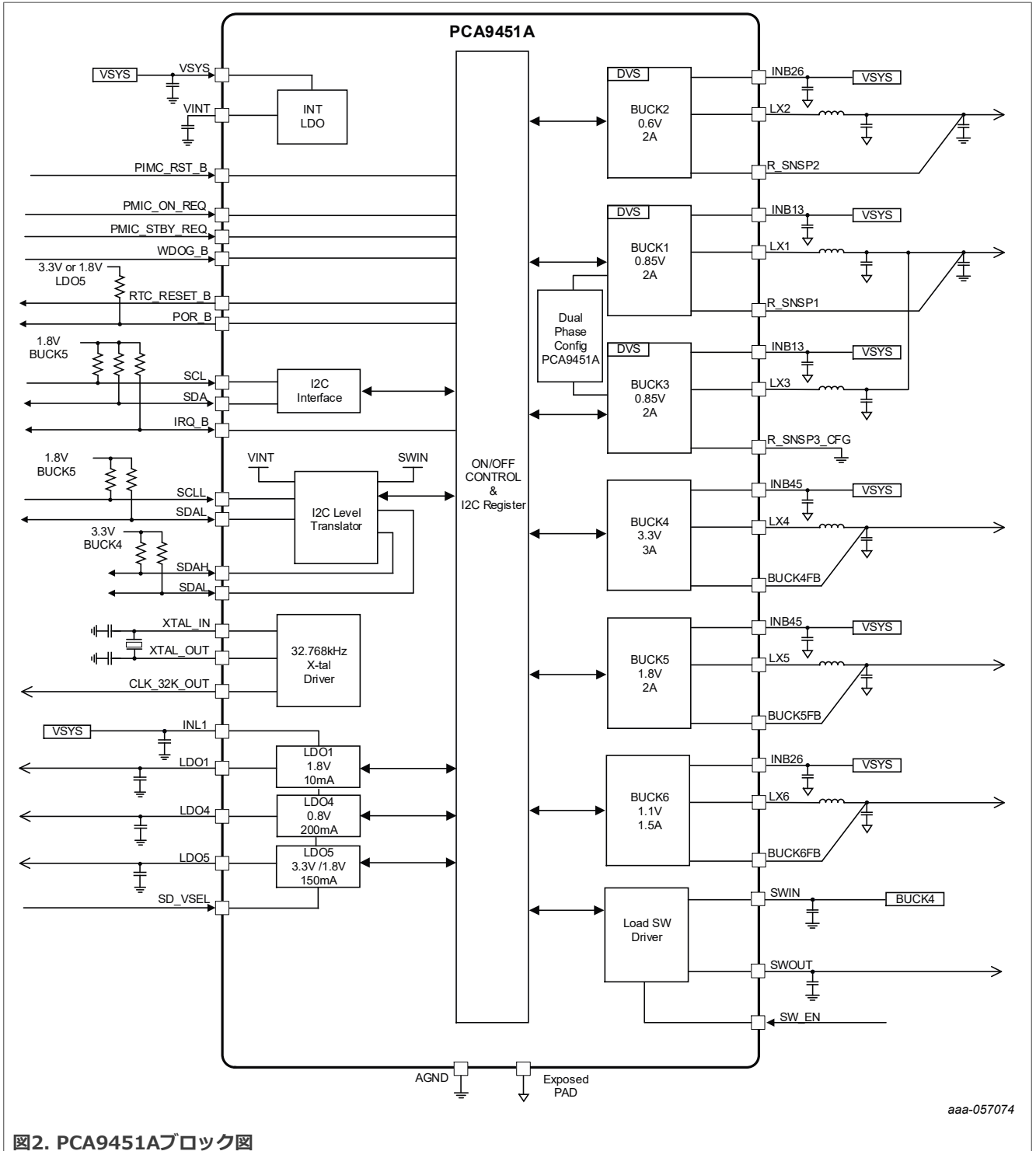


図2. PCA9451Aブロック図

- VSYS端子は、PCA9451Aの電源入力端子です。入力電圧値に応じて後述の表3. VSYS端子、及び主要端子の状態遷移表に示す電源モードに遷移します。動作保証範囲は、2.7Vから5.5V、絶対最大定格は、-0.5Vから6.0Vとなります。各BUCKの入力にもVSYSと同じ電源を供給してください。

- SWIN 端子は、Load SWの入力端子であり、主にSD CARDの3.3V電源供給を想定して使用します。Load SWを使用する場合は SWIN端子を BUCK4出力(3.3V)に接続してください。
- BUCK1とBUCK3レギュレータは、デュアル・フェイズモードとして使用します。BUCK1及びBUCK3レギュレータ制御はBUCK1のレジスタで行います。

3 電源供給表及び接続図

3.1 i.MX 93x及び周辺デバイス電源供給表

PCA9451Aは、i.MX 93x、及び、周辺デバイスへの電源供給をサポートします。表1に各周辺デバイスへの供給電圧を示します。

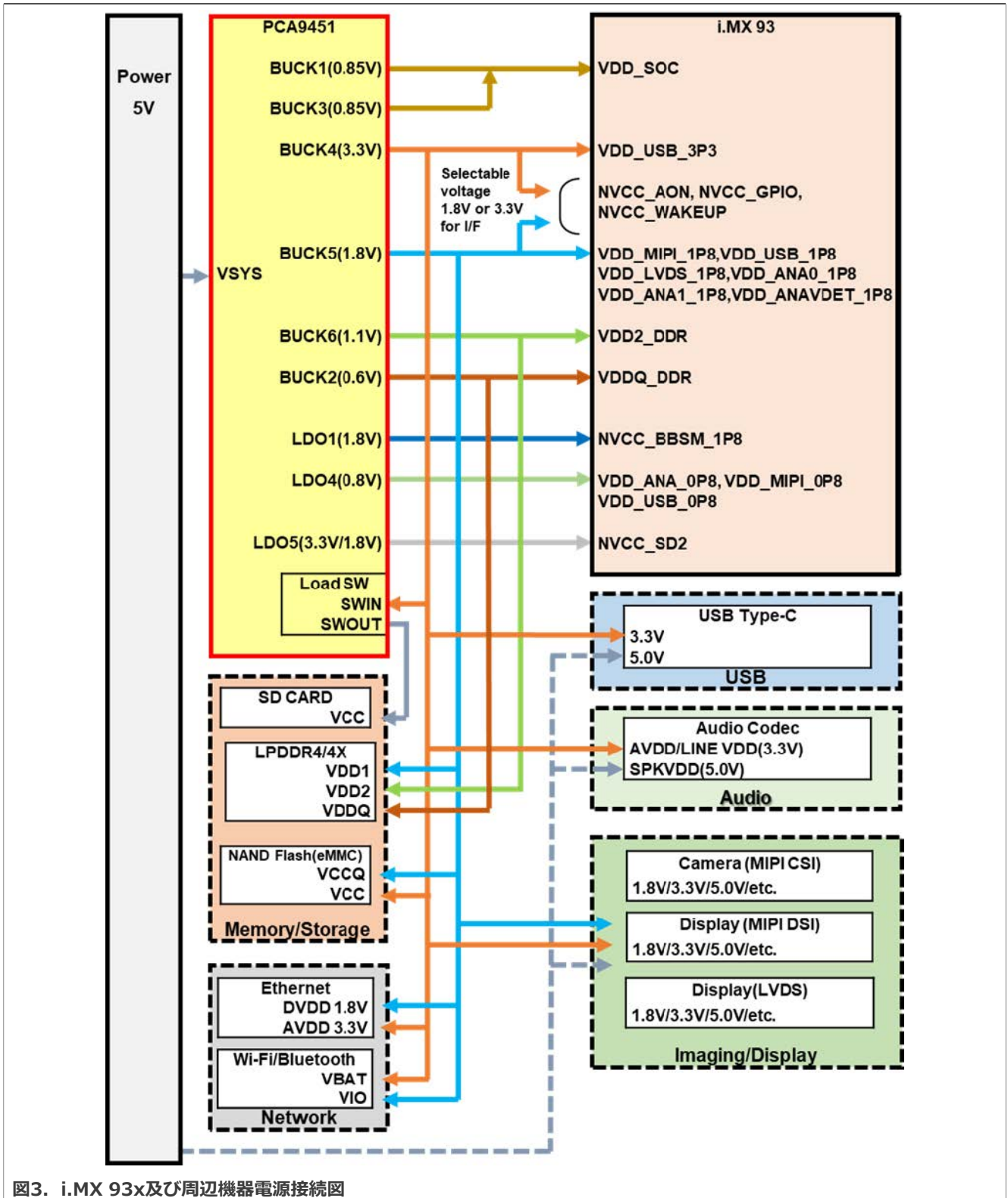
表1. i.MX 93x及び周辺機器電源供給表

| MPU Peripherals | Power 5V | | | | | | | External Power Supply | |
|--------------------|----------|-----------|-------------|-----------|-----------|---|---------|--------------------------|----|
| | PCA9451 | | | | | | Load SW | 3.3V | 5V |
| | 0.85V/4A | 0.6V / 2A | 1.1V / 1.5A | 1.8V / 2A | 3.3V / 3A | | | | |
| i.MX93 | ✓ | ✓ | ✓ | ✓ | ✓ | | | | |
| LPDDR4 | | | ✓ | ✓ | | | | | |
| LPDDR4X | | ✓ | ✓ | | | | | | |
| NAND Flash | | | | ✓ | ✓ | | | | |
| Wi-Fi/Bluetooth | | | | ✓ | ✓ | | | | |
| Camera | | | | ✓ | ✓ | | ✓ | ✓ | |
| Display | | | | ✓ | ✓ | | ✓ | ✓ | |
| Audio Codec | | | | | ✓ | | | ✓ | |
| Ethernet | | | | ✓ | ✓ | | | | |
| PDM MIC/MQS | | | | | ✓ | | | | |
| USB Type-C | | | | | ✓ | | | ✓ | |
| MicroSD | | | | | | ✓ | | | |
| CAN-FD | | | | | | | | ✓ | |

i.MX 93xの内部ロジックとインタフェース電源に対しては、全てPCA9451Aから供給可能です。また、Memory(DDR, Flash, SD Card)、Wi-Fi/Bluetoothなどのデバイスに対しての電源についても、PCA9451Aから供給可能です。ただし、Camera、Display、Audio Codec、USB等については、必要とされる電流、及び電圧に応じて、別途追加の電源が必要となる場合があります。

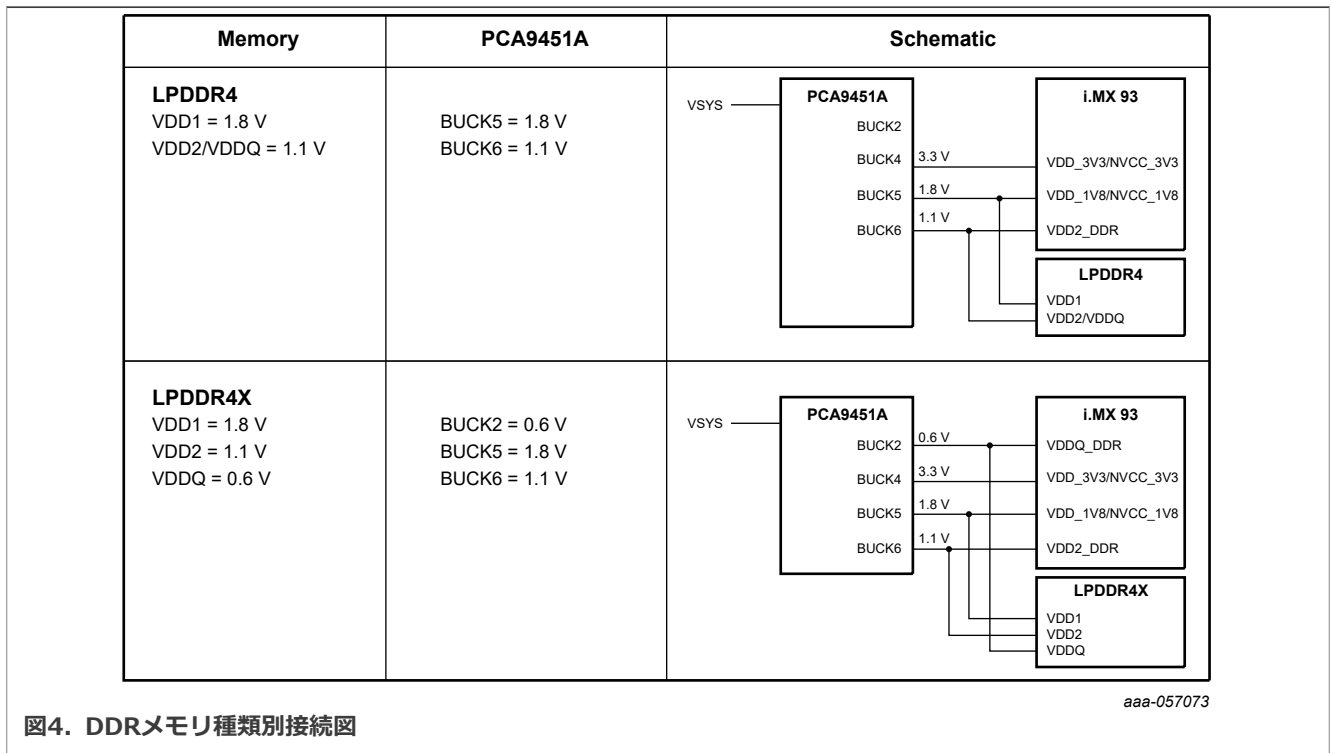
3.2 i.MX 93x及び周辺デバイス電源接続図

図3に、i.MX 93x及び、周辺デバイスへの電源接続図を示します。図中の「Selectable voltage 1.8V or 3.3V for I/F」は、指定されている、NVCC_で始まる電源について、BUCK4(3.3V)、もしくはBUCK5(1.8V)、のどちらかを選択して、接続することを意味しています。



4 DDRメモリ種別別接続

i.MX 93xは、LPDDR4とLPDDR4xの2種類のDDRメモリをサポートします。LPDDR4を使用する場合にはDDRのVDDQにBUCK6の1.1Vを供給し、LPDDR4xを使用する場合にはVDDQにBUCK2の0.6Vを供給します。図4にDDRメモリ種別別接続図を示します。



5 動作モード遷移

5.1 動作モード

PCA9451Aには、7つの動作モードがあります。VSYS端子の入力電圧と外部からの制御信号により、OFFモード、READYモード、SNVSモード、PWRUPモード、RUNモード、STANDBYモード、PWRDNモードの7つのモードを制御します。

5.1.1 OFFモード

PCA9451AにVSYS端子電圧が入っていないモード。

VSYS端子電圧が、VSYS_POR(Power On Reset)スレッショルド電圧を下回ると、他のいずれのモードからでもOFFモードに遷移します。このモードでは、全てのレギュレータがオフとなり、PMICの内部レジスタは全てリセットされます。

5.1.2 READYモード

PCA9451Aの内部ロジックのみ動作しているモード。

VSYS端子電圧が、VSYS_PORスレッショルド電圧を上回ると、OFFモードからREADYモードに遷移します。内部LDOが有効になり、SNVSモードに移行する準備が整います。

5.1.3 SNVSモード

i.MX 93xのSNVSブロックに電源を供給するモード。

VSYS端子電圧が、VSYS_UVLO(Under Voltage Lock Out)電圧を上回ると、LDO1が出力を開始し、i.MX 93xのSNVSブロックへの電源供給と、32.768kHz水晶発振ドライバからクロック供給を開始します。

5.1.4 PWRUPモード

PCA9451AのレギュレータがPower Upシーケンスを実行するモード。

Power Upシーケンスについては、「[5.3.1 Power Upシーケンス](#)」を参照ください。

5.1.5 RUNモード

PCA9451Aのすべてのレギュレータがオンしているモード。

SNVSモードからRUNモードへの遷移を要求する信号を入力する端子であるPMIC_ON_REQ端子に、ハイレベルの信号が印可されると、Power UPシーケンスに従い順番に、全てのレギュレータが電圧出力を開始します。

5.1.6 STANDBYモード

スタンバイ状態のi.MX 93xに必要な電圧を供給するモード。

RUNモードからSTANDBYモードへの遷移を制御する信号を入力する端子であるPMIC_STBY_REQ端子に、ハイレベルの信号が印加されると、PCA9451AはSTANDBYモードに入ります。STANDBYモードでは、BUCK1/3は予め設定された低電圧での動作、またはオフ状態となります。その他のレギュレータは、RUNモードと同じ動作を継続します。

5.1.7 PWRDNモード

PCA9451Aのレギュレータが、Power Downシーケンスを実行するモード。

Power Downシーケンスについては「[5.3.2 Power Downシーケンス](#)」を参照ください。

5.2 動作モード遷移表

5.2.1 VSYS端子、及び主要端子の状態遷移表

VSYS端子、及び主要端子の状態遷移を表2に示します。表中の「*」は、入力信号のレベルが、動作モードの遷移に影響を及ぼさないことを意味しています。

表2. VSYS端子、及び主要端子の状態遷移表

| | I/O | OFF mode | READY mode | SNVS mode | PWRUP mode | RUN mode | STANDBY mode | PWRDN mode |
|---------------|-----|------------|------------|-------------|-------------|-------------|--------------|-------------|
| VSYS | I | < VSYS_POR | > VSYS_POR | > VSYS_UVLO | > VSYS_UVLO | > VSYS_UVLO | > VSYS_UVLO | > VSYS_UVLO |
| PMIC_ON_REQ | I | * | * | LOW | HIGH | HIGH | HIGH | LOW |
| PMIC_STBY_REQ | I | * | * | * | * | LOW | HIGH | * |
| POR_B | O | LOW | LOW | LOW | LOW | HIGH | HIGH | LOW |
| RTC_RESET_B | O | LOW | LOW | HIGH | HIGH | HIGH | HIGH | HIGH |

POR_B端子は、i.MX 93xへのリセット信号出力端子、RTC_RESET_B端子は、32.768KHz水晶発振ドライバのリセット信号の出力端子です。ハイ出力の場合はリセット解除、ロー出力の場合はリセット状態です。

5.2.2 動作モード別、レギュレータ状態遷移表

表3に、各動作モードにおける、レギュレータの動作状態を示します。表中の「*」は、出力信号のレベルが、不定であることを意味しています。

表3. 動作モード別、レギュレータ状態遷移表

| | OFF mode | READY mode | SNVS mode | PWRUP mode | RUN mode | STANDBY mode | PWRDN mode |
|-------------|----------|------------|-----------|------------|--------------|--------------|------------|
| BUCK1/BUCK3 | OFF | OFF | OFF | * | 0.85V | 0.85V | * |
| BUCK2 | OFF | OFF | OFF | * | 0.6V | 0.6V | * |
| BUCK4 | OFF | OFF | OFF | * | 3.3V | 3.3V | * |
| BUCK5 | OFF | OFF | OFF | * | 1.8V | 1.8V | * |
| BUCK6 | OFF | OFF | OFF | * | 1.1V | 1.1V | * |
| LDO1 | OFF | OFF | 1.8V | 1.8V | 1.8V | 1.8V | 1.8V |
| LDO4 | OFF | OFF | OFF | * | 0.8V | 0.8V | * |
| LDO5 | OFF | OFF | OFF | * | 1.8V or 3.3V | 1.8V or 3.3V | * |

5.3 Power Up/Downシーケンス

図5に、Power Up/Downシーケンスを示します。

図5のPOKはOutput Power good、またはPower OKを意味し、設定された出力電圧の85%まで到達したことを示します。

図5のVINTは内部LDOの出力を示し、CLK_32K_OUTは32.768KHz水晶発振ドライバの出力を示します。

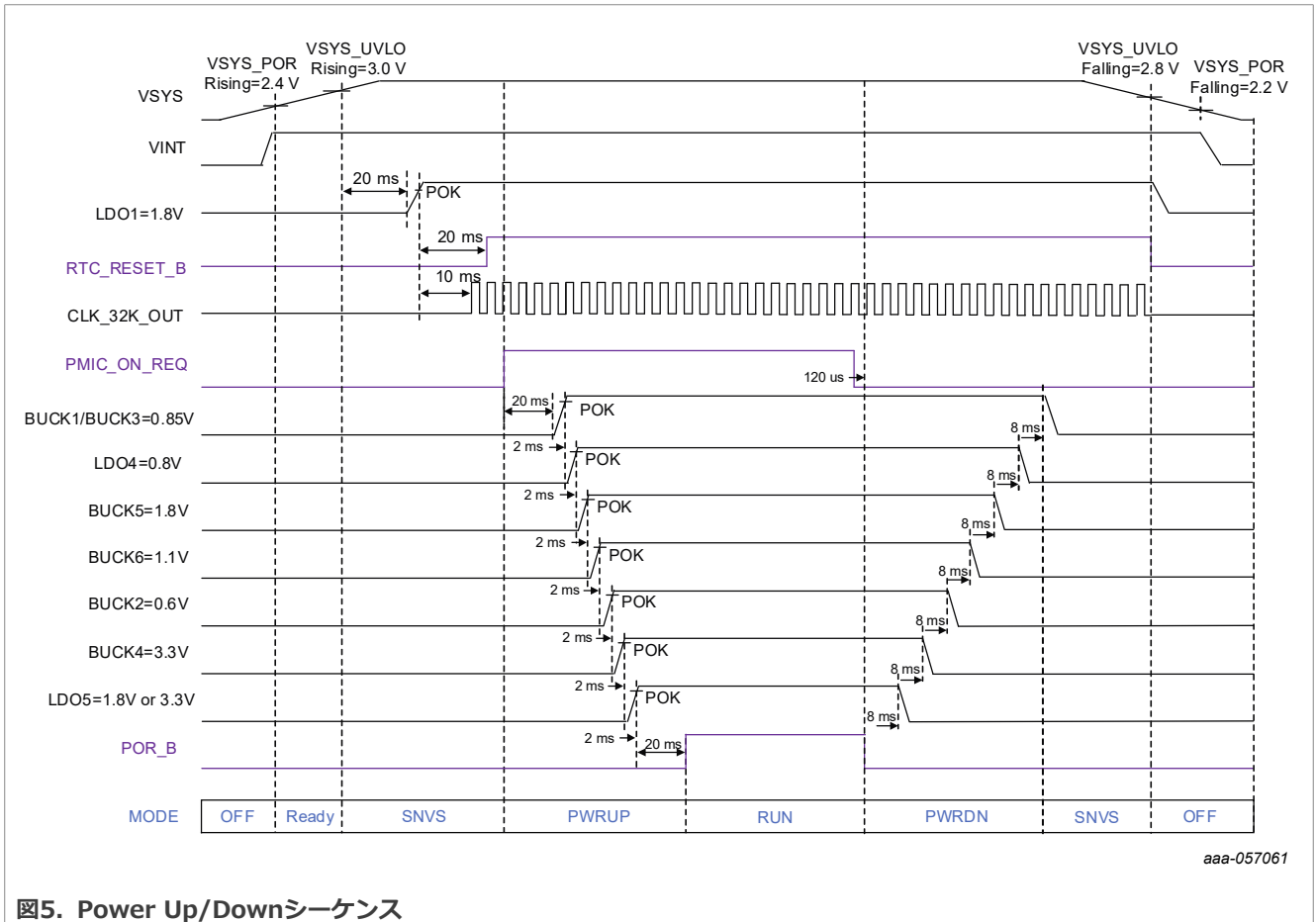


図5. Power Up/Downシーケンス

5.3.1 Power Upシーケンス

VSYS端子電圧がVSYS_PORスレッショルド電圧を上回ると、OFFモードからREADYモードに遷移し、内部LDO(VINT)が有効になります。

VSYS端子電圧がVSYS_UVLO(Under Voltage Lock Out)電圧を上回ると、SNVSモードに遷移します。20ms後にLDO1が出力を開始します。LDO1がPOK到達から10ms後にCLK_32K_OUTが出力開始し、LDO1がPOK到達から20ms後にRTC_RESET_Bがハイ出力を開始します。

SNVSモードでi.MX 93xからPMIC_ON_REQ端子にハイレベルの信号が印加されると、PWRUPモードに遷移し、その時点から20ms後に、Power Upシーケンスが開始され、BUCK1/3、LDO4、BUCK5、BUCK6、BUCK2、BUCK4、LDO5の順番で各レギュレータが立ち上がります。各レギュレータ出力電圧がPOKに到達すると、2ms間隔で次のレギュレータの立ち上がり開始されます。最後のLDO5出力電圧がPORに到達し、その20ms後にPOR_B信号(i.MX 93xのリセット解除)が立ち上がりRUNモードに入ります。

5.3.2 Power Downシーケンス

RUNモード及びSTANDBYモードで、PMIC_ON_REQ端子にローレベルを印可すると、debounce time 約120usの後にPWRDNモードに遷移し、POR_B信号が立ち下がりPower Downシーケンスが開始されます。その後、Power Upシーケンスと逆の順番で、8ms間隔で、各レギュレータ出力を停止します。最後のBUCK1/3が停止すると、SNVSモードに遷移します。

VSYS端子電圧が、VSYS_UVLO(Under Voltage Lock Out)電圧を下回ると、LDO1及び32.768kHzクロック供給が停止され、OFFモードに遷移します。VSYS端子電圧がVSYS_POR(Power On Reset)電圧を下回ると、内部LDO(VINT)が停止します。

5.4 STANDBYモード遷移

図6に、PMIC_STBY_REQ端子制御によるRUNモードとSTANDBYモード間の、遷移を示します。i.MX8 Plusから、PMIC_STBY_REQ端子にハイレベルの信号が印加されると、PCA9451Aは、RUNモードからSTANDBYモードに遷移します。一方、PMIC_STBY_REQ端子にローレベルの信号が印加されると、PCA9451Aは、RUNモードに復帰します。

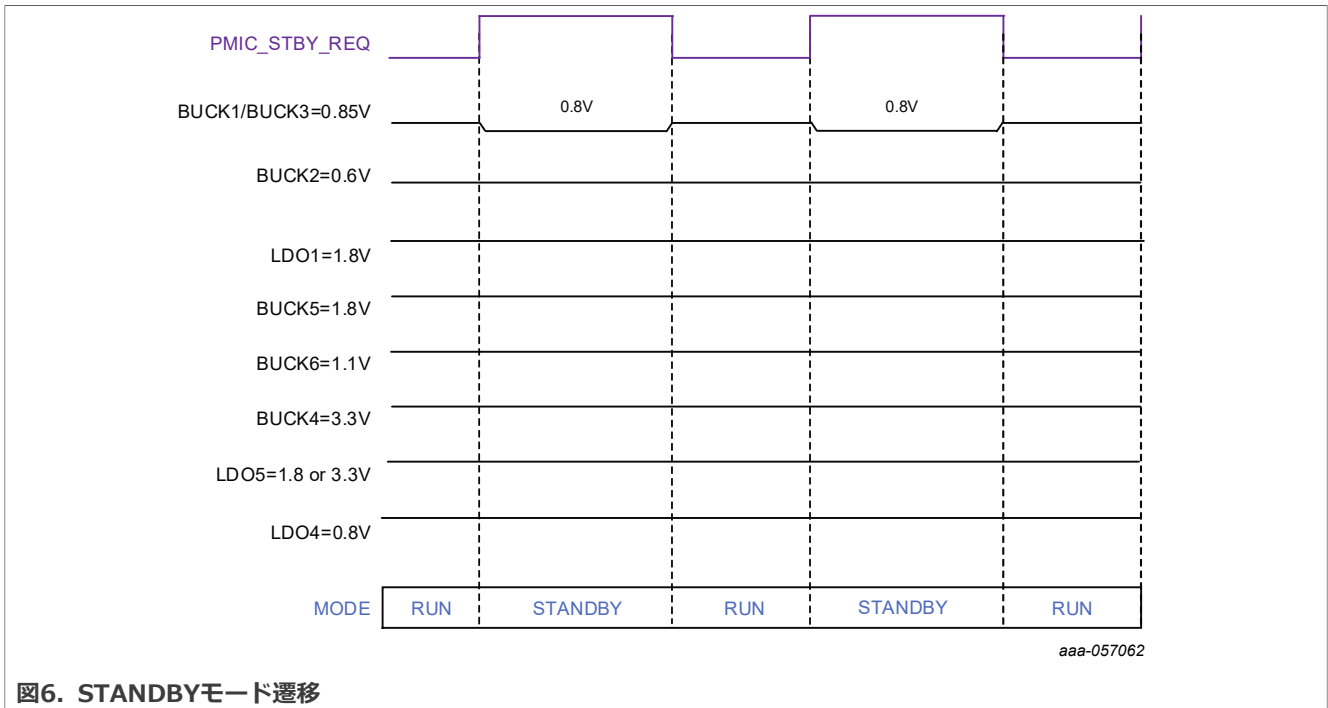


図6. STANDBYモード遷移

BUCK1/3は、RUNモードとSTANDBYモードの出力電圧を、それぞれ別の電圧に設定することができます。本機能により、STANDBYモード中のシステム全体の消費電力を下げるすることができます。

図6の例では、RUNモード中はBUCK1/3=0.85Vに設定し、STANDBYモード中はBUCK1/3=0.8Vに設定しています。

6 システム機能ブロック

6.1 32.768kHz水晶発振ドライバ

PCA9451Aは、32.768kHz 水晶発振ドライバを搭載しています。32.768kHz水晶振動子を実装することにより、正確なクロックをi.MX 93xに供給することができます。このクロックは、i.MX 93x内のRTCを駆動するクロックに使用できます。PCA9451AがOFFモードのとき以外は、クロック出力を継続します。本機能により、i.MX 93xは高精度で、内蔵のRTCを使用できるため、外部RTCが不要になります。

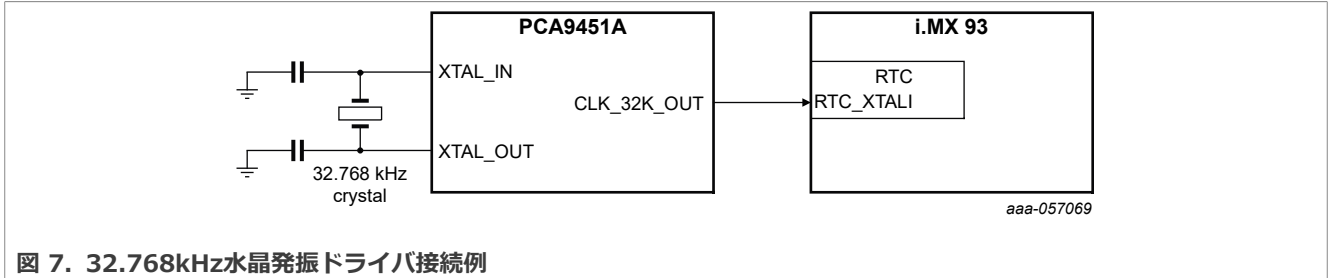


図 7. 32.768kHz水晶発振ドライバ接続例

6.2 I2Cレベルトランスレータ

PCA9451Aは、I2C用のレベルトランスレータを搭載しています。i.MX 93xのI2Cインタフェースの電圧である1.8Vを、このI2Cレベルトランスレータを経由することにより、3.3V/5VのI2Cインタフェースを持った周辺デバイスとの通信が可能になります。

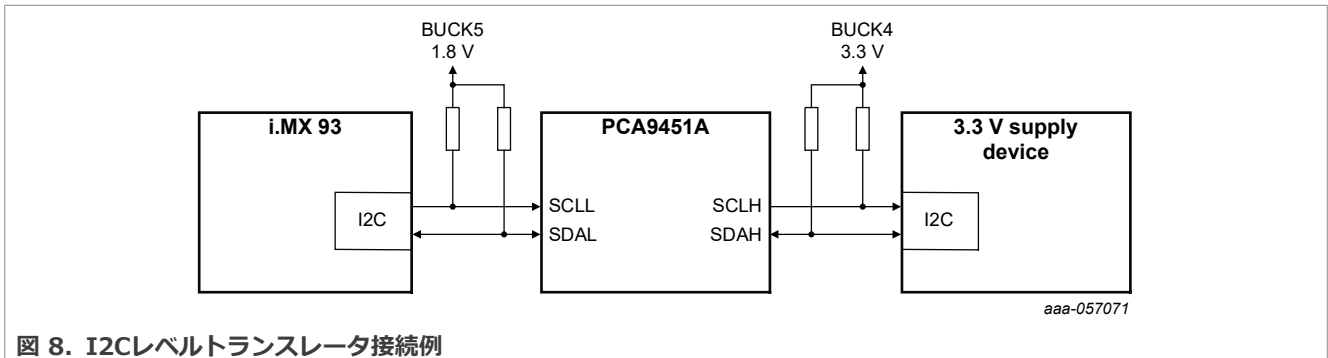


図 8. I2Cレベルトランスレータ接続例

図8の例では、低電圧側のSCLL、SDALをBUCK5=1.8Vに、高電圧側のSCLH、SDAHをBUCK4=3.3Vに接続しています。PCA9451AのI2Cレベルトランスレータを使用することにより、i.MX 93xから、3.3V/5VのI2Cインタフェースを持つ周辺デバイスへの通信が、レベル変換回路を追加することなく可能になります。

7 References

1. PCA9451A product information: <https://www.nxp.jp/pca9451A>
2. PCA9451A data sheet: <https://www.nxp.jp/docs/en/data-sheet/PCA9451.pdf>
3. PCA9451A application note: <https://www.nxp.jp/docs/en/application-note/AN13698.pdf>
4. Evaluation Board Information: <http://www.nxp.jp/pca9451a-evk>
5. MCIMX93-EVK (i.MX 93 with PCA9451A and LPDDR4X): <http://www.nxp.jp/i.MX93EVK>

8 Revision History(改定履歴)

| Rev | 日付 | 説明 |
|-----|------------|----|
| 1.0 | 2024年9月10日 | 初版 |

お問い合わせ

NXPジャパン株式会社

〒150-6024

東京都渋谷区恵比寿4-20-3 恵比寿ガーデンプレイスタワー 24F

フリーダイヤル: 0120-950-032

<http://www.nxp.com/jp>

Legal information

Definitions

Draft — A draft status on a document indicates that the content is still under internal review and subject to formal approval, which may result in modifications or additions. NXP Semiconductors does not give any representations or warranties as to the accuracy or completeness of information included in a draft version of a document and shall have no liability for the consequences of use of such information.

Disclaimers(免責事項)

Limited warranty and liability — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information. NXP Semiconductors takes no responsibility for the content in this document if provided by an information source outside of NXP Semiconductors.

In no event shall NXP Semiconductors be liable for any indirect, incidental, punitive, special or consequential damages (including - without limitation -lost profits, lost savings, business interruption, costs related to the removal or replacement of any products or rework charges) whether or not such damages are based on tort (including negligence), warranty, breach of contract or any other legal theory.

Notwithstanding any damages that customer might incur for any reason whatsoever, NXP Semiconductors' aggregate and cumulative liability towards customer for the products described herein shall be limited in accordance with the Terms and conditions of commercial sale of NXP Semiconductors.

Right to make changes — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Suitability for use — NXP Semiconductors products are not designed, authorized or warranted to be suitable for use in life support, life-critical or safety-critical systems or equipment, nor in applications where failure or malfunction of an NXP Semiconductors product can reasonably be expected to result in personal injury, death or severe property or environmental damage. NXP Semiconductors and its suppliers accept no liability for inclusion and/or use of NXP Semiconductors products in such equipment or applications and therefore such inclusion and/or use is at the customer's own risk.

Applications — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Customers are responsible for the design and operation of their applications and products using NXP Semiconductors products, and NXP Semiconductors accepts no liability for any assistance with applications or customer product design. It is customer's sole responsibility to determine whether the NXP Semiconductors product is suitable and fit for the customer's applications and products planned, as well as for the planned application and use of customer's third party customer(s). Customers should provide appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP Semiconductors does not accept any liability related to any default, damage, costs or problem which is based on any weakness or default

in the customer's applications or products, or the application or use by customer's third party customer(s). Customer is responsible for doing all necessary testing for the customer's applications and products using NXP Semiconductors products in order to avoid a default of the applications

and the products or of the application or use by customer's third party customer(s). NXP does not accept any liability in this respect.

Terms and conditions of commercial sale — NXP Semiconductors products are sold subject to the general terms and conditions of commercial sale, as published at <https://www.nxp.com/profile/terms>, unless otherwise agreed in a valid written individual agreement. In case an individual agreement is concluded only the terms and conditions of the respective agreement shall apply. NXP Semiconductors hereby expressly objects to applying the customer's general terms and conditions with regard to the purchase of NXP Semiconductors products by customer.

Export control — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from competent authorities.

Suitability for use in non-automotive qualified products — Unless this document expressly states that this specific NXP Semiconductors product is automotive qualified, the product is not suitable for automotive use. It is neither qualified nor tested in accordance with automotive testing or application requirements. NXP Semiconductors accepts no liability for inclusion and/or use of non-automotive qualified products in automotive equipment or applications.

In the event that customer uses the product for design-in and use in automotive applications to automotive specifications and standards, customer (a) shall use the product without NXP Semiconductors' warranty of the product for such automotive applications, use and specifications, and (b) whenever customer uses the product for automotive applications beyond NXP Semiconductors' specifications such use shall be solely at customer's own risk, and (c) customer fully indemnifies NXP Semiconductors for any liability, damages or failed product claims resulting from customer design and use of the product for automotive applications beyond NXP Semiconductors' standard warranty and NXP Semiconductors' product specifications.

HTML publications — An HTML version, if available, of this document is provided as a courtesy. Definitive information is contained in the applicable document in PDF format. If there is a discrepancy between the HTML document and the PDF document, the PDF document has priority.

Translations — A non-English (translated) version of a document, including the legal information in that document, is for reference only. The English version shall prevail in case of any discrepancy between the translated and English versions.

Security — Customer understands that all NXP products may be subject to unidentified vulnerabilities or may support established security standards or specifications with known limitations. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer's applications and products. Customer's responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer's applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately.

Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP.

NXP has a Product Security Incident Response Team (PSIRT) (reachable at PSIRT@nxp.com) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

NXP B.V. — NXP B.V. is not an operating company and it does not distribute or sell products.

Trademarks

Notice: All referenced brands, product names, service names, and trademarks are the property of their respective owners.

NXP — wordmark and logo are trademarks of NXP B.V.

表

| | |
|----------------------------------|------------------------------------|
| 表1. i.MX 93x及び周辺デバイス電源供給表6 | 表3. 動作モード別、レギュレータ状態遷移表 10 |
| 表2. VSYS端子、及び主要端子の状態遷移表.....10 | 表4. Revision History(改定履歴)15 |



| | | | | | |
|-----|-------------------------|---|-----|---------------------------|----|
| 図1. | PCA9451A内部ブロック図 | 2 | 図5. | Power Up/Downシーケンス | 11 |
| 図2. | PCA9451Aブロック図 | 4 | 図6. | STANDBYモード遷移 | 12 |
| 図3. | i.MX93x及び周辺機器電源接続図..... | 7 | 図7. | 32.768kHz水晶発振ドライバ接続例..... | 13 |
| 図4. | DDRメモリ種別別接続図..... | 8 | 図8. | I2Cレベルトランスレータ接続例..... | 13 |

目次

| | | |
|----------|-------------------------------------|-----------|
| 1 | 概要 | 2 |
| 1.1 | 特徴一覧..... | 2 |
| 2 | ブロック図 | 4 |
| 3 | 電源供給表及び接続図 | 6 |
| 3.1 | i.MX 93x及び周辺機器電源供給表..... | 6 |
| 3.2 | i.MX 93x及び周辺デバイス電源接続図..... | 6 |
| 4 | DDRメモリ種類別接続 | 8 |
| 5 | 動作モード遷移 | 9 |
| 5.1 | 動作モード | 9 |
| 5.1.1 | OFFモード..... | 9 |
| 5.1.2 | READYモード..... | 9 |
| 5.1.3 | SNVSモード | 9 |
| 5.1.4 | PWRUPモード..... | 9 |
| 5.1.5 | RUNモード..... | 9 |
| 5.1.6 | STANDBYモード | 9 |
| 5.1.7 | PWRDNモード | 9 |
| 5.2 | 動作モード遷移表 | 10 |
| 5.2.1 | VSYS端子、及び主要端子の状態遷移表 | 10 |
| 5.2.2 | 動作モード別、レギュレータ状態遷移表..... | 10 |
| 5.3 | Power Up/Downシーケンス | 11 |
| 5.3.1 | Power Upシーケンス | 11 |
| 5.3.2 | Power Downシーケンス | 12 |
| 5.4 | STANDBYモード遷移 | 12 |
| 6 | システム機能ブロック | 13 |
| 6.1 | 32.768kHz水晶発振ドライバ | 13 |
| 6.2 | I2Cレベルトランスレータ | 13 |
| 7 | References | 14 |
| 8 | Revision History(改定履歴) | 15 |
| | Legal information | 16 |

Please be aware that important notices concerning this document and the product(s) described herein, have been included in section 'Legal information'.